

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-088964  
 (43)Date of publication of application : 18.03.2004

(51)Int.CI. H02M 3/155  
 G05F 1/10

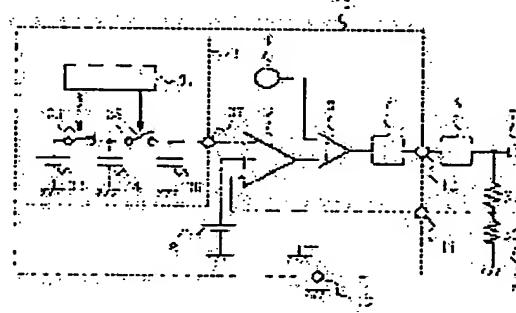
(21)Application number : 2002-249455 (71)Applicant : NEC MICRO SYSTEMS LTD  
 (22)Date of filing : 28.08.2002 (72)Inventor : HIRAYAMA MASAHIKO

## (54) SWITCHING POWER SUPPLY

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a switching power supply, provided with a soft start circuit which obviates external capacitors and allows capacitors to be incorporated into a semiconductor chip.

**SOLUTION:** The switching power supply comprises a control circuit 10, an output circuit 6 controlled by the control circuit 10, an output terminal 7, and a feedback circuit 9. The control circuit 10 comprises the soft start circuit 1; an error amplifier 2, a comparator 3, a triangular wave generating circuit 4 which oscillates triangular waves, a driver 5, a reference voltage source 8, a feedback terminal 11, a drive output terminal 12, and a ground terminal 13.



## LEGAL STATUS

[Date of request for examination] 18.02.2005  
 [Date of sending the examiner's decision of rejection]  
 [Kind of final disposal of application other than withdrawal the examiner's decision of rejection or application converted registration]  
 [Date of final disposal for application] 27.09.2005  
 [Patent number]  
 [Date of registration]  
 [Number of appeal against examiner's decision of rejection]  
 [Date of requesting appeal against examiner's decision of rejection]  
 [Date of extinction of right]

BEST AVAILABLE COPY

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

## (12)公開特許公報(A)

(11)特許出願公開番号

特開2004-88964  
(P2004-88964A)

(43)公開日 平成16年3月18日(2004.3.18)

(51) Int.Cl.<sup>7</sup>H02M 3/155  
G05F 1/10

F 1

H02M 3/155  
G05F 1/10

テーマコード(参考)

5H410  
5H730

審査請求 未請求 請求項の数 10 O.L. (全 15 頁)

(21)出願番号  
(22)出願日特願2002-249455 (P2002-249455)  
平成14年8月28日 (2002.8.28)(71)出願人 000232036  
NECマイクロシステム株式会社  
神奈川県川崎市中原区小杉町1丁目403  
番53  
(74)代理人 100109313  
弁理士 机 昌彦  
(74)代理人 100111637  
弁理士 谷澤 靖久  
(74)代理人 100085268  
弁理士 河合 信明  
(72)発明者 平山 正彦  
神奈川県川崎市中原区小杉町一丁目403  
番53 エヌイーシー  
マイクロシステム株式会社内

最終頁に続く

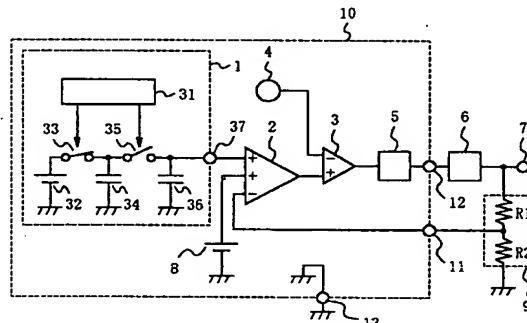
(54)【発明の名称】スイッチング電源装置

## (57)【要約】

【課題】外付け容量を不要として、容量を半導体チップ内蔵できるソフトスタート回路を備えるスイッチング電源装置を提供すること。

【解決手段】コントロール回路10と、コントロール回路10により制御される出力回路6と、出力端子7と、帰還回路9と、を備え、コントロール回路10は、ソフトスタート回路1と、誤差増幅器2と、コンパレータ3と、三角波を発振する三角波発生回路4と、ドライバ5と、基準電圧源8と、フィードバック端子11と、駆動出力端子12と、グラウンド端子13と、を備える。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

出力電圧を帰還して基準電圧と比較し、前記比較の結果に基づきパルス幅変調制御を行って前記出力電圧を安定化させるスイッチング電源装置であって、階段波形電圧を出力して前記比較の動作の起動を行うソフトスタート手段を備えることを特徴とするスイッチング電源装置。

## 【請求項 2】

前記階段波形電圧が設定値に達したとき、前記パルス幅変調制御が行われることを特徴とする請求項1記載のスイッチング電源装置。

## 【請求項 3】

出力電圧を分圧して出力する帰還回路と、階段波形電圧を出力するソフトスタート手段の前記階段波形電圧と前記帰還回路の出力と基準電圧とが入力される誤差増幅器と、前記誤差増幅器の出力と三角波とを比較するコンパレータと、前記コンパレータの出力に基づいて前記出力電圧を生成する出力回路と、を備えることを特徴とするスイッチング電源装置。

## 【請求項 4】

前記階段波形電圧が設定値に達するまでは前記階段波形電圧と前記帰還回路の前記出力との誤差増幅が行われ、前記階段波形電圧が前記設定値に達した後は前記基準電圧と前記帰還回路の前記出力との誤差増幅が行われることを特徴とする請求項3記載のスイッチング電源装置。

## 【請求項 5】

前記ソフトスタート手段が、基準電圧源と、第1のスイッチ手段と、第2のスイッチ手段と、第1の容量と、第2の容量と、を備え、前記第1のスイッチ手段の一端が前記基準電圧源の一端に接続され、前記基準電圧源の他端が低電位側電源に接続され、前記第1のスイッチ手段の他端が前記第1の容量の一端に接続され、前記第1の容量の他端が前記低電位側電源に接続され、前記第2のスイッチ手段の一端が前記第1の容量の前記一端に接続され、前記第2のスイッチ手段の他端が前記第2の容量の一端に接続され、前記第2の容量の他端が前記低電位側電源に接続され、前記第1のスイッチ手段と前記第2のスイッチ手段とが交互に開閉されることを特徴とする請求項3記載のスイッチング電源装置。

## 【請求項 6】

前記ソフトスタート手段が、基準電圧源と、電圧バッファと、第1のスイッチ手段と、第2のスイッチ手段と、第3のスイッチ手段と、第4のスイッチ手段と、第5のスイッチ手段と、第1の容量と、第2の容量と、第3の容量と、を備え、前記第1のスイッチ手段の一端が前記基準電圧源の一端に接続され、前記基準電圧源の他端が低電位側電源に接続され、前記第1のスイッチ手段の他端が前記第1の容量の一端に接続され、前記第1の容量の他端が前記第4のスイッチ手段の一端及び前記第5のスイッチ手段の一端に接続され、前記第4のスイッチ手段の他端が前記第3の容量の一端に接続され、前記第3の容量の他端が前記低電位側電源に接続され、前記第5のスイッチ手段の他端が前記低電位側電源に接続され、前記第2のスイッチ手段の一端が前記第1の容量の前記一端に接続され、前記第2のスイッチ手段の他端が前記第2の容量の一端に接続され、前記第2の容量の他端が前記低電位側電源に接続され、前記電圧バッファの入力端が前記第2の容量の前記一端に接続され、前記第3のスイッチ手段の一端が前記電圧バッファの出力端に接続され、前記第3のスイッチ手段の他端が前記第3の容量の前記一端に接続され、前記第1のスイッチ手段、前記第3のスイッチ手段及び前記第5のスイッチ手段と、前記第2のスイッチ手段及び前記第4のスイッチ手段と、が交互に開閉されることを特徴とする請求項3記載のスイッチング電源装置。

## 【請求項 7】

前記第2の容量の容量値が、前記第1の容量の容量値より大きいことを特徴とする請求項5記載のスイッチング電源装置。

## 【請求項 8】

10

20

30

40

50

前記第2の容量の容量値が、前記第1の容量の容量値及び前記第3の容量の容量値より大きいことを特徴とする請求項6記載のスイッチング電源装置。

【請求項9】

前記ソフトスタート手段が、前記誤差増幅器とともに半導体チップ内に含まれることを特徴とする請求項3記載のスイッチング電源装置。

【請求項10】

前記階段波形電圧の時間軸ステップが発振回路の発振周波数によって可変できることを特徴とする請求項1及び請求項3の何れか1項記載のスイッチング電源装置。

【発明の詳細な説明】

【0001】

10

【発明の属する技術分野】

本発明は、スイッチング電源装置に関し、特に、ソフトスタート手段を備えるスイッチング電源装置に関する。

【0002】

【従来の技術】

図9は、従来のパルス幅変調（以下PWMという）形スイッチング電源装置の構成の一例を示している。従来例のPWM形スイッチング電源装置は、半導体チップとして集積化されているコントロール回路110と、コントロール回路110により制御される出力回路6と、出力端子7と、帰還回路9と、外付け容量122と、を備える。

【0003】

20

従来例のPWM形スイッチング電源装置では、起動時に出力電圧が急激に上昇して瞬間に設定電圧以上に上昇するオーバーシュートと称される異常動作を起こさないように、徐々に出力電圧を上昇させるソフトスタート回路を具備し、スイッチング電源装置から電源を供給される他半導体チップにおいて、定格電圧を超えるストレスによる破壊が起こらないようにしている。ソフトスタート回路101は、定電流源121と、外付け容量122と、外付け容量122に蓄積された電荷を低電位側電源としてのグラウンド（GND）に放電するスイッチ123と、電圧源124と、を備える。

【0004】

コントロール回路110は、外付け容量122を除くソフトスタート回路101と、誤差増幅器2と、コンパレータ3と、三角波を発振する三角波発生回路4と、ドライバ5と、基準電圧源8と、を備える。

30

【0005】

そして、PWM形スイッチング電源装置の出力端子7の直流電圧が、帰還回路9が有する抵抗R1及びR2により分圧された後フィードバック端子11を介して誤差増幅器2の反転入力端に入力されて増幅された後、コンパレータ3の非反転入力端に入力される。コンパレータ3の反転入力端は、三角波発生回路4の出力端子に接続されて、コンパレータ3が出力端子7の電圧変動をパルス幅変調信号に変換する。このパルス幅変調信号がドライバ5に供給され、ドライバ5がパルス幅変調信号に応じてコントロール回路110の駆動出力端子12とグラウンド端子13との間をオンオフ制御する。そして、駆動出力端子12に接続され、スイッチング回路、コイル、整流回路及び平滑回路からなる出力回路6が、出力端子7に直流電圧を出力するように構成されている。

40

【0006】

また、電圧源124に接続された定電流源121と外付け容量122の接続点であるソフトスタート回路101の出力端子126は、起動開始後にスイッチ123がオン状態からオフ状態となると、定電流源121が外付け容量122を充電し始め、0Vから徐々に電圧が上昇していき、最終的には電圧源124の電圧まで数十mSの時間をかけて上がる。

【0007】

誤差増幅器2の第1の非反転入力端にはソフトスタート回路101の出力端である出力端子126が接続され、誤差増幅器2の第2の非反転入力端には基準電圧源8が接続される。誤差増幅器2の反転入力端は、第1の非反転入力端と第2の非反転入力端のうちの低い

50

電圧の方の非反転入力端と比較して誤差増幅する。したがって、起動開始後の起動動作時において出力端子 126 の電圧が基準電圧源 8 の電圧より低いとき、誤差増幅器 2 の反転入力端は出力端子 126 が接続されている第 1 の非反転入力端と比較されて誤差増幅され、また、起動完了後の通常動作時において出力端子 126 の電圧が基準電圧源 8 の電圧より高くなったとき、誤差増幅器 2 の反転入力端は基準電圧源 8 が接続されている第 2 の非反転入力端と比較されて誤差増幅される。

【0008】

誤差増幅器 2 と、コンパレータ 3 と、三角波発生回路 4 と、ドライバ 5 と、出力回路 6 と、帰還回路 9 と、から構成される PWM クローズドループは、誤差増幅器 2 の反転入力端の電圧を非反転入力端の電圧と同一に保つように動作するため、出力端子 7 の電圧に抵抗 R 1 及び抵抗 R 2 による帰還回路 9 の分圧比 ( $R_2 \div (R_1 + R_2)$ ) を乗算した値が、非反転入力端の電圧を等しくなるので、出力端子 126 の電圧を  $V_S$  とし、基準電圧源 8 の電圧を  $V_A$  とすれば、出力端子 7 の電圧を  $V_O$  として、次のように示すことができる。

10

【0009】

起動開始後の起動動作時において、出力端子 126 の電圧が基準電圧源 8 の電圧より低いとき、 $V_O = V_S \times (R_1 + R_2) \div R_2$  (式 1)

起動完了後の通常動作時において、出力端子 126 の電圧が基準電圧源 8 の電圧より高くなったとき、 $V_O = V_A \times (R_1 + R_2) \div R_2$  (式 2)

式 1 及び式 2 から分かるように、出力端子 126 の電圧は、起動開始後、0V から数十 ms の時間をかけてゆっくり上昇するため、それに比例してスイッチングレギュレータ回路の出力端子 7 の電圧もゆっくり上昇し、出力端子 126 の電圧が基準電圧源 8 の電圧に達すると、出力端子 7 の電圧が基準電圧源 8 の電圧により決定される電圧  $V_A \times (R_1 + R_2) \div R_2$  に安定する。以上の各部電圧波形を示した動作説明図が図 10 である。

20

【0010】

【発明が解決しようとする課題】

一般に、PWM 形スイッチング電源装置では、数十 ms 以上の、起動が完了するまでのソフトスタート時間を設けないと、オーバーシュートが発生してしまい、安定に起動動作することができない。しかし半導体チップ内では通常数  $\mu A$  程度の微小電流源しか作ることができないため、数十 ms のソフトスタート時間を得るためにには大きな値の容量が必要となり、図 9 に示すように、半導体チップとして集積化されているコントロール回路 110 に外付け容量端子 125 を備えて、外付け容量 122 を接続しなければならず、外付け容量端子 125 及び外付け容量 122 を備えることによってスイッチング電源装置を携帯機器等に適用しようとする場合に、小型化及び低コスト化をすることのできないという問題があった。

30

【0011】

さらに、具体的な数値例をもって外付け容量 122 の容量値について説明する。必要とするソフトスタート時間を  $T_S$  とし、定電流源 121 の電流値を  $I_S$  とし、誤差増幅器 2 に接続する基準電圧源 8 の電圧を  $V_A$  とし、 $T_S = 10 \text{ ms}$  とし、 $I_S = 1 \mu A$  とし、 $V_A = 0.3 \text{ V}$  とすれば、外付け容量 122 の容量値を  $C_S$  として、次のように示すことができる。

40

【0012】

$$C_S = T_S \times I_S \div V_A = 10 \text{ ms} \times 1 \mu A \div 0.3 \text{ V} = 33000 \text{ pF} \quad (\text{式 3})$$

式 3 より、 $1 \mu A$  の電流源で  $10 \text{ ms}$  の時間をかけ  $0.3 \text{ V}$  の充電電圧を得るためにには  $33000 \text{ pF}$  の容量値が必要であることがわかる。一般に半導体チップに内蔵することができる容量値は数百  $\text{pF}$  が上限であるためソフトスタート回路の容量を半導体チップに内蔵することができず、これまで外付けせざるを得なかった。

【0013】

本発明は、かかる問題点に鑑みてなされたものであって、外付け容量を不要として、容量を半導体チップに内蔵できるソフトスタート回路を備えるスイッチング電源装置を提供することを目的とする。

50

【0014】

【課題を解決するための手段】

本発明のスイッチング電源装置は、出力電圧を帰還して基準電圧と比較し、前記比較の結果に基づきパルス幅変調制御を行って前記出力電圧を安定化させるスイッチング電源装置であって、階段波形電圧を出力して前記比較の動作の起動を行うソフトスタート手段を備えることを特徴とする。

【0015】

また、前記階段波形電圧が設定値に達したとき、前記パルス幅変調制御が行われることを特徴とする。

【0016】

また、出力電圧を分圧して出力する帰還回路と、階段波形電圧を出力するソフトスタート手段の前記階段波形電圧と前記帰還回路の出力と基準電圧とが入力される誤差増幅器と、前記誤差増幅器の出力と三角波とを比較するコンパレータと、前記コンパレータの出力に基づいて前記出力電圧を生成する出力回路と、を備えることを特徴とする。

10

【0017】

また、前記階段波形電圧が設定値に達するまでは前記階段波形電圧と前記帰還回路の前記出力との誤差増幅が行われ、前記階段波形電圧が前記設定値に達した後は前記基準電圧と前記帰還回路の前記出力との誤差増幅が行われることを特徴とする。

【0018】

また、前記ソフトスタート手段が、基準電圧源と、第1のスイッチ手段と、第2のスイッチ手段と、第1の容量と、第2の容量と、を備え、前記第1のスイッチ手段の一端が前記基準電圧源の一端に接続され、前記基準電圧源の他端が低電位側電源に接続され、前記第1のスイッチ手段の他端が前記第1の容量の一端に接続され、前記第1の容量の他端が前記低電位側電源に接続され、前記第2のスイッチ手段の一端が前記第1の容量の前記一端に接続され、前記第2のスイッチ手段の他端が前記第2の容量の一端に接続され、前記第2の容量の他端が前記低電位側電源に接続され、前記第1のスイッチ手段と前記第2のスイッチ手段とが交互に開閉されることを特徴とする。

20

【0019】

また、前記ソフトスタート手段が、基準電圧源と、電圧バッファと、第1のスイッチ手段と、第2のスイッチ手段と、第3のスイッチ手段と、第4のスイッチ手段と、第5のスイッチ手段と、第1の容量と、第2の容量と、第3の容量と、を備え、前記第1のスイッチ手段の一端が前記基準電圧源の一端に接続され、前記基準電圧源の他端が低電位側電源に接続され、前記第1のスイッチ手段の他端が前記第1の容量の一端に接続され、前記第1の容量の他端が前記第4のスイッチ手段の一端及び前記第5のスイッチ手段の一端に接続され、前記第4のスイッチ手段の他端が前記第3の容量の一端に接続され、前記第3の容量の他端が前記低電位側電源に接続され、前記第5のスイッチ手段の他端が前記低電位側電源に接続され、前記第2のスイッチ手段の他端が前記第2の容量の一端に接続され、前記第2の容量の他端が前記低電位側電源に接続され、前記電圧バッファの入力端が前記第2の容量の前記一端に接続され、前記第3のスイッチ手段の一端が前記電圧バッファの出力端に接続され、前記第3のスイッチ手段の他端が前記第3の容量の前記一端に接続され、前記第1のスイッチ手段、前記第3のスイッチ手段及び前記第5のスイッチ手段と、前記第2のスイッチ手段及び前記第4のスイッチ手段と、が交互に開閉されることを特徴とする。

30

【0020】

また、前記第2の容量の容量値が、前記第1の容量の容量値より大きいことを特徴とする。

40

【0021】

また、前記第2の容量の容量値が、前記第1の容量の容量値及び前記第3の容量の容量値より大きいことを特徴とする。

50

【0022】

また、前記ソフトスタート手段が、前記誤差増幅器とともに半導体チップ内に含まれることを特徴とする。

【0023】

また、前記階段波形電圧の時間軸ステップが発振回路の発振周波数によって可変できることを特徴とする。

【0024】

【発明の実施の形態】

次に、本発明の実施の形態を図面を参照して説明する。図1は、本発明の第1の実施の形態のスイッチング電源装置の構成図である。図1に示すように、本発明の第1の実施の形態のスイッチング電源装置は、半導体チップとして集積化されるコントロール回路10と、コントロール回路10により制御される出力回路6と、出力端子7と、帰還回路9と、を備える。  
10

【0025】

コントロール回路10は、ソフトスタート回路1と、誤差増幅器2と、コンパレータ3と、三角波を発振する三角波発生回路4と、ドライバ5と、基準電圧源8と、フィードバック端子11と、駆動出力端子12と、グラウンド端子13と、を備える。

【0026】

ソフトスタート回路1は、スイッチ制御回路31と、基準電圧源32と、第1のスイッチ手段33と、第2のスイッチ手段35と、第1の容量34と、第2の容量36と、出力端子37と、を備え、第1のスイッチ手段33の一端が基準電圧源32の一端に接続され、基準電圧源32の他端が低電位側電源としてのグラウンドに接続され、第1のスイッチ手段33の他端が第1の容量34の一端に接続され、第1の容量34の他端がグラウンドに接続され、第2のスイッチ手段35の一端が第1の容量34の一端に接続され、第2のスイッチ手段35の他端が第2の容量36の一端に接続され、第2の容量36の他端がグラウンドに接続され、第2の容量36の一端が出力端子37に接続される。  
20

【0027】

そして、スイッチ制御回路31により、第1のスイッチ手段33と第2のスイッチ手段35とが交互に開閉される。

【0028】

そして、本スイッチング電源装置の出力端子7の直流電圧が、帰還回路9が有する抵抗R1及びR2により分圧された後フィードバック端子11を介して誤差増幅器2の反転入力端に入力されて増幅された後、コンパレータ3の非反転入力端に入力される。  
30

【0029】

コンパレータ3の反転入力端は、三角波発生回路4の出力端子に接続されて、コンパレータ3が出力端子7の電圧変動をパルス幅変調信号に変換する。

【0030】

このパルス幅変調信号がドライバ5に供給され、ドライバ5がパルス幅変調信号に応じてコントロール回路10の駆動出力端子12とグラウンド端子13との間をオンオフ制御する。

【0031】

そして、駆動出力端子12に接続され、スイッチング回路、コイル、整流回路及び平滑回路からなる出力回路6が、出力端子7に直流電圧を生成し出力する。  
40

【0032】

誤差増幅器2の第1の非反転入力端にはソフトスタート回路1の出力端である出力端子37が接続され、誤差増幅器2の第2の非反転入力端には基準電圧源8が接続される。

【0033】

誤差増幅器2の反転入力端は、第1の非反転入力端と第2の非反転入力端のうちの低い電圧の方の非反転入力端と比較して誤差増幅する。したがって、起動開始後の起動動作時ににおいて出力端子37の電圧が設定値である基準電圧源8の電圧に達するまで、即ち出力端子37の電圧が基準電圧源8の電圧より低いとき、誤差増幅器2の反転入力端は出力端子  
50

37が接続されている第1の非反転入力端と比較されて誤差増幅され、また、起動完了後の通常動作時において出力端子37の電圧が基準電圧源8の電圧に達した後、即ち出力端子37の電圧が基準電圧源8の電圧より高くなったとき、誤差増幅器2の反転入力端は基準電圧源8が接続されている第2の非反転入力端と比較されて誤差増幅される。

## 【0034】

誤差増幅器2と、コンパレータ3と、三角波発生回路4と、ドライバ5と、出力回路6と、帰還回路9と、から構成されるPWMクローズドループは、誤差増幅器2の反転入力端の電圧を非反転入力端の電圧と同一に保つように動作する。

## 【0035】

以上説明したように、図1に示す本発明の第1の実施の形態のスイッチング電源装置の構成と、図9に示す従来例のスイッチング電源装置の構成との相違部分は、図9に示すソフトスタート回路101を、図1に示すソフトスタート回路1に変更する部分のみであり、他の構成部分は同一であるため、図1及び図9における同一構成部分には同一符号を付して、ソフトスタート回路1以外の構成部分についてのさらなる説明を省略する。

10

## 【0036】

図2は、図1に示すソフトスタート回路1の回路図である。スイッチ制御回路31が、方形波発振回路38と、入力端が方形波発振回路38の出力端に接続されたインバータ回路39と、を備える。

## 【0037】

第1のスイッチ手段33が、トランスマニアゲート回路として互いにソースドレイン路が並列接続されたNチャネル形MOSトランジスタ33N及びPチャネル形MOSトランジスタ33Pにより構成され、このソースドレイン路の一端及び他端が第1のスイッチ手段33の一端及び他端となる。

20

## 【0038】

第2のスイッチ手段35が、トランスマニアゲート回路として互いにソースドレイン路が並列接続されたNチャネル形MOSトランジスタ35N及びPチャネル形MOSトランジスタ35Pにより構成され、このソースドレイン路の一端及び他端が第2のスイッチ手段35の一端及び他端となる。

## 【0039】

そして、Pチャネル形MOSトランジスタ33P及びNチャネル形MOSトランジスタ35Nのゲートが方形波発振回路38の出力端に接続され、Nチャネル形MOSトランジスタ33N及びPチャネル形MOSトランジスタ35Pのゲートがインバータ回路39の出力端に接続され、第1のスイッチ手段33と第2のスイッチ手段35とが180度位相のずれた方形波で制御されて交互に開閉され、第1の容量34への充電動作と第2の容量36への注入動作が繰り返されて、出力端子37にステップ状に上昇する階段波形電圧が出力される。

30

## 【0040】

次に、図3を参照してソフトスタート回路1の動作を詳細に説明する。先ず、図3(a)の充電時の動作説明図に示すように、スイッチ制御回路31により、第1のスイッチ手段33をオンさせて閉じ、第2のスイッチ手段35をオフさせて開くことで、第1の容量34が基準電圧源32の電圧値まで充電される。

40

## 【0041】

次に、図3(b)の注入時の動作説明図に示すように、スイッチ制御回路31により、第1のスイッチ手段33をオフさせて開き、第2のスイッチ手段35をオンさせて閉じることで、第1の容量34に蓄えられた電荷が第2の容量36に注入され、出力端子37の電圧が上昇する。

## 【0042】

この充電動作と注入動作とを繰り返すことにより、図4に示すように、ソフトスタート回路1の出力端子37の電圧がステップ状に上昇する階段波形電圧となる。

## 【0043】

50

このとき、直線に近い細かなステップ電圧（図4中の $\Delta V$ ）を得るため、第1の容量34の容量値C1より第2の容量36の容量値C2を十分大きく設定しておく。

【0044】

さらに、出力端子37の電圧をVSとし、ソフトスタート時間をTSとし、基準電圧源32の電圧をV1とし、第1の容量34の容量値をC1とし、第2の容量36の容量値をC2とし、方形波発振回路38の発振周波数をfとすれば、N回の充電動作と注入動作とを繰り返した後の出力端子37の電圧VSとソフトスタート時間TSとを次のように示すことができる。なお、式中A<sup>~</sup>Bは、AのB乗を表し、A $\approx$ Bは、BがAの近似であることを表す。

【0045】

$$VS = V1 \times (1 - (C2 \div (C1 + C2)) ^ N) \approx V1 \times C1 \div (C1 + C2) \times N \quad 10$$

(式4)

$$TS = N \div f \approx VS \div V1 \times (C1 + C2) \div C1 \div f \quad (式5)$$

式3に示すように従来技術のソフトスタート回路101のソフトスタート時間TSが外付け容量122の容量値CSに比例するのに対し、式4及び式5より、本発明のソフトスタート回路1のソフトスタート時間TSが第1の容量34の容量値C1と第2の容量36の容量値C2との比でほぼ決定されるため、ソフトスタート回路1には大きな容量値が不要であることがわかる。

【0046】

さらに、具体的数値例をもって説明すると、f=1kHzとし、V1=1Vとし、C1=1pFとし、C2=100pFとし、VS=0.3Vとすれば、N=36回で、TS=36mSのソフトスタート時間を得ることができ、C1=1pF及びC2=100pFの容量値は、コントロール回路10が集積化される半導体チップ内に十分内蔵できる小さな値である。 20

【0047】

また、出力端子37の階段波形電圧の時間軸ステップが方形波発振回路38の周期であるから、第1の容量34の容量値C1と第2の容量36の容量値C2が固定されていても、方形波発振回路38の発振周波数fを変化させることによって、容易にソフトスタート時間TSを可変することができる。

【0048】

以上説明したように、本発明の第1の実施の形態のスイッチング電源装置が、出力端子7の電圧を帰還して基準電圧源8の電圧と比較し、比較の結果に基づきパルス幅変調制御を行って出力端子7の電圧を安定化させるスイッチング電源装置であって、階段波形電圧を出力して比較の動作の起動を行うソフトスタート回路1を備え、階段波形電圧が設定値である基準電圧源8の電圧に達したとき、通常のパルス幅変調制御が行われるようとしたので、ソフトスタート回路において必要とされる容量値を小さくすることができるため、外付け容量を不要として、すべての容量を半導体チップに内蔵することができ、さらに外付け容量端子も不要とすることができるという効果が得られる。 30

【0049】

次に、図5は、本発明の第2の実施の形態のスイッチング電源装置の構成図である。本発明の第1の実施の形態のスイッチング電源装置ではソフトスタート回路1の出力電圧が高いときは、出力電圧が低いときに比べ第2の容量への電荷の注入量が少なくなるため、図4に示す出力波形のようにソフトスタート回路1の出力電圧が高くなるにつれ昇圧のステップ電圧（図4中の $\Delta V$ ）が小さくなっていく。これは基準電圧源32の電圧が低いとき、又は、高いソフトスタート回路1の出力電圧を得ようとするときほど、より顕著となり、ソフトスタート時間のばらつきを大きくする原因となっている。本実施の形態のスイッチング電源装置のソフトスタート回路は、昇圧のステップ電圧を等しくすることにより直線的な昇圧特性を得られるように構成される。 40

【0050】

図5に示す本発明の第2の実施の形態のスイッチング電源装置の構成と図1に示す本発明

の第1の実施の形態のスイッチング電源装置の構成との相違部分は、図1に示すソフトスタート回路1を、図5に示すソフトスタート回路1aに変更し、それに伴い、図1に示すコントロール回路10を、図5に示すコントロール回路10aに変更する部分のみであり、他の構成部分は同一であるため、図1及び図5における同一構成部分には同一符号を付して、ソフトスタート回路1a以外の構成部分についての説明を省略する。

## 【0051】

図5に示すように、ソフトスタート回路1aの出力端子64が誤差増幅器2の第1の非反転入力端に接続される。

## 【0052】

図6は、図5に示すソフトスタート回路1aの回路図である。ソフトスタート回路1aは、スイッチ制御回路51と、基準電圧源52と、電圧バッファ59と、第1のスイッチ手段53と、第2のスイッチ手段55と、第3のスイッチ手段58と、第4のスイッチ手段61と、第5のスイッチ手段57と、第1の容量54と、第2の容量56と、第3の容量60と、出力端子64と、を備え、第1のスイッチ手段53の一端が基準電圧源52の一端に接続され、基準電圧源52の他端が低電位側電源としてのグラウンドに接続され、第1のスイッチ手段53の他端が第1の容量54の一端に接続され、第1の容量54の他端が第4のスイッチ手段61の一端及び第5のスイッチ手段57の一端に接続され、第4のスイッチ手段61の他端が第3の容量60の一端に接続され、第3の容量60の他端がグラウンドに接続され、第5のスイッチ手段57の他端がグラウンドに接続され、第2のスイッチ手段55の一端が第1の容量54の一端に接続され、第2のスイッチ手段55の他端が第2の容量56の一端に接続され、第2の容量56の他端がグラウンドに接続され、電圧バッファ59の入力端が第2の容量56の一端に接続され、第3のスイッチ手段58の一端が電圧バッファ59の出力端に接続され、第3のスイッチ手段58の他端が第3の容量60の一端に接続され、第2の容量56の一端が出力端子64に接続される。

## 【0053】

スイッチ制御回路51が、方形波発振回路62と、入力端が方形波発振回路62の出力端に接続されたインバータ回路63と、を備える。

## 【0054】

第1のスイッチ手段53が、トランスマネーティングゲート回路として互いにソースドレイン路が並列接続されたNチャネル形MOSトランジスタ53N及びPチャネル形MOSトランジスタ53Pにより構成され、このソースドレイン路の一端及び他端が第1のスイッチ手段53の一端及び他端となる。

## 【0055】

第2のスイッチ手段55が、トランスマネーティングゲート回路として互いにソースドレイン路が並列接続されたNチャネル形MOSトランジスタ55N及びPチャネル形MOSトランジスタ55Pにより構成され、このソースドレイン路の一端及び他端が第2のスイッチ手段55の一端及び他端となる。

## 【0056】

第3のスイッチ手段58が、トランスマネーティングゲート回路として互いにソースドレイン路が並列接続されたNチャネル形MOSトランジスタ58N及びPチャネル形MOSトランジスタ58Pにより構成され、このソースドレイン路の一端及び他端が第3のスイッチ手段58の一端及び他端となる。

## 【0057】

第4のスイッチ手段61が、トランスマネーティングゲート回路として互いにソースドレイン路が並列接続されたNチャネル形MOSトランジスタ61N及びPチャネル形MOSトランジスタ61Pにより構成され、このソースドレイン路の一端及び他端が第4のスイッチ手段61の一端及び他端となる。

## 【0058】

第5のスイッチ手段57が、トランスマネーティングゲート回路として互いにソースドレイン路が並列接続されたNチャネル形MOSトランジスタ57N及びPチャネル形MOSトランジ

10

20

30

40

50

タ57Pにより構成され、このソースドレイン路の一端及び他端が第5のスイッチ手段61の一端及び他端となる。

【0059】

そして、Pチャネル形MOSトランジスタ53P、Nチャネル形MOSトランジスタ55N、Pチャネル形MOSトランジスタ58P、Nチャネル形MOSトランジスタ61N及びPチャネル形MOSトランジスタ57Pのゲートが方形波発振回路62の出力端に接続され、Nチャネル形MOSトランジスタ53N、Pチャネル形MOSトランジスタ55P、Nチャネル形MOSトランジスタ58N、Pチャネル形MOSトランジスタ61P及びNチャネル形MOSトランジスタ57Nのゲートがインバータ回路63の出力端に接続され、第1のスイッチ手段53、第3のスイッチ手段58及び第5のスイッチ手段57と、第2のスイッチ手段55及び第4のスイッチ手段61と、が180度位相のずれた方形波で制御されて交互に開閉され、出力端子64にステップ状に上昇する階段波形電圧が出力される。

10

【0060】

次に、図7を参照してソフトスタート回路1aの動作を詳細に説明する。先ず、図7(a)の充電時の動作説明図に示すように、スイッチ制御回路51により、第1のスイッチ手段53をオンさせて閉じ、第2のスイッチ手段55をオフさせて開き、第3のスイッチ手段58をオンさせて閉じ、第4のスイッチ手段61をオフさせて開き、第5のスイッチ手段57をオンさせて閉じることで、第1の容量54が基準電圧源52の電圧値まで充電されると同時に、第2の容量56の電圧が電圧増幅率1倍の電圧バッファ59により第3の容量60に記憶される。

20

【0061】

次に、図7(b)の注入時の動作説明図に示すように、スイッチ制御回路51により、第1のスイッチ手段53をオフさせて開き、第2のスイッチ手段55をオンさせて閉じ、第3のスイッチ手段58をオフさせて開き、第4のスイッチ手段61をオンさせて閉じ、第5のスイッチ手段57をオフさせて開くことで、第1の容量54の他端がグラウンドから第3の容量60の一端に切替えられるので、出力電圧が高いときも低いときも、前回の第2の容量56の電圧を基準にして第2の容量56に電荷が注入され、出力端子64の電圧が上昇する。

30

【0062】

この充電動作と注入動作とを繰り返すことにより、図8に示すように、ソフトスタート回路1aの出力端子64の電圧がステップ状に上昇する階段波形電圧となるが、出力端子64の電圧に関わらず昇圧のステップ電圧(図8中のΔV)は一定となり、本発明の第1の実施の形態のスイッチング電源装置のソフトスタート回路1に比べ、より直線性の優れた階段波形電圧が得られる。

【0063】

このとき、直線に近い細かなステップ電圧ΔVを得るために、第1の容量54の容量値C1と第3の容量60の容量値C3とを等しく設定するとともに、第1の容量54の容量値C1より第2の容量56の容量値C2を十分大きく設定しておく。

40

【0064】

さらに、出力端子64の電圧をVSとし、ソフトスタート時間をTSとし、基準電圧源52の電圧をV1とし、第1の容量54及び第3の容量60の容量値をC1とし、第2の容量56の容量値をC2とし、方形波発振回路62の発振周波数をfとすれば、N回の充電動作と注入動作とを繰り返した後の出力端子64の電圧VSとソフトスタート時間TSとを次のように示すことができる。

【0065】

$$VS = V1 \times C1 \div (C1 + C2) \times N \quad (\text{式}6)$$

$$TS = N \div f = VS \div V1 \times (C1 + C2) \div C1 \div f \quad (\text{式}7)$$

さらに、具体的な数値例をもって説明すると、f=1kHzとし、V1=1Vとし、C1=1pFとし、C2=100pFとし、VS=0.3Vとすれば、N=31回で、TS=3

50

1 mS のソフトスタート時間を得ることができ、C1 = C3 = 1 pF 及び C2 = 100 pF の容量値は、半導体チップ内に十分内蔵できる小さな値である。

【0066】

以上説明したように、本発明の第2の実施の形態のスイッチング電源装置によれば、本発明の第1の実施の形態のスイッチング電源装置による効果に加え、さらにソフトスタート時間のばらつきを低減することができるという効果が得られる。

【0067】

【発明の効果】

本発明による効果は、外付け容量を不要として、容量を半導体チップに内蔵できるソフトスタート回路を備えることで、低コスト化及び低容積化が可能なスイッチング電源装置を実現することができる。

10

【0068】

【図面の簡単な説明】

【図1】本発明の第1の実施の形態のスイッチング電源装置の構成図である。

【図2】図1に示すソフトスタート回路の回路図である。

【図3】図3(a)は、図2に示すソフトスタート回路の充電時の動作説明図であり、図3(b)は、その注入時の動作説明図である。

【図4】図2に示すソフトスタート回路の出力波形図である。

【図5】本発明の第2の実施の形態のスイッチング電源装置の構成図である。

【図6】図5に示すソフトスタート回路の回路図である。

【図7】図7(a)は、図6に示すソフトスタート回路の充電時の動作説明図であり、図7(b)は、その注入時の動作説明図である。

【図8】図6に示すソフトスタート回路の出力波形図である。

【図9】従来例のスイッチング電源装置の構成図である。

【図10】従来例のスイッチング電源装置の動作説明図である。

【符号の説明】

1 ソフトスタート回路

1 a ソフトスタート回路

2 誤差増幅器

3 コンパレータ

4 三角波発生回路

5 ドライバ

6 出力回路

7 出力端子

8 基準電圧源

9 帰還回路

10 コントロール回路

10 a コントロール回路

11 フィードバック端子

12 駆動出力端子

13 グラウンド端子

31 スイッチ制御回路

32 基準電圧源

33 スイッチ手段

33 N Nチャネル形MOSトランジスタ

33 P Pチャネル形MOSトランジスタ

34 容量

35 スイッチ手段

35 N Nチャネル形MOSトランジスタ

35 P Pチャネル形MOSトランジスタ

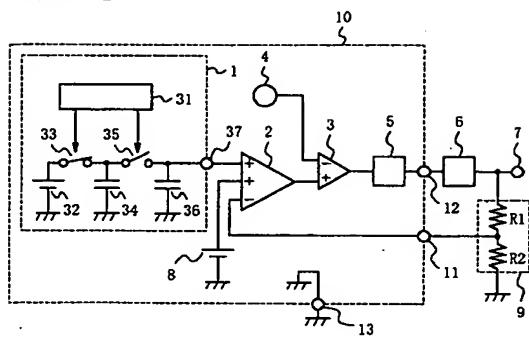
20

30

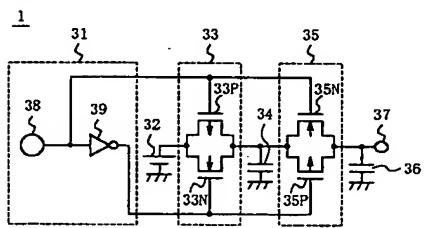
40

3 6	容量	
3 7	出力端子	
3 8	方形波発振回路	
3 9	インバータ回路	
5 1	スイッチ制御回路	
5 2	基準電圧源	
5 3	スイッチ手段	
5 3 N	Nチャネル形MOSトランジスタ	
5 3 P	Pチャネル形MOSトランジスタ	
5 4	容量	10
5 5	スイッチ手段	
5 5 N	Nチャネル形MOSトランジスタ	
5 5 P	Pチャネル形MOSトランジスタ	
5 6	容量	
5 7	スイッチ手段	
5 7 N	Nチャネル形MOSトランジスタ	
5 7 P	Pチャネル形MOSトランジスタ	
5 8	スイッチ手段	
5 8 N	Nチャネル形MOSトランジスタ	
5 8 P	Pチャネル形MOSトランジスタ	20
5 9	電圧バッファ	
6 0	容量	
6 1	スイッチ手段	
6 1 N	Nチャネル形MOSトランジスタ	
6 1 P	Pチャネル形MOSトランジスタ	
6 2	方形波発振回路	
6 3	インバータ回路	
6 4	出力端子	
1 0 1	ソフトスタート回路	
1 1 0	コントロール回路	30
1 2 1	定電流源	
1 2 2	外付け容量	
1 2 3	スイッチ	
1 2 4	電圧源	
1 2 5	外付け容量端子	
1 2 6	出力端子	

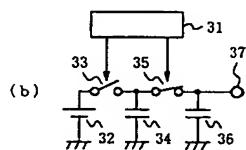
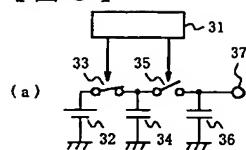
【図 1】



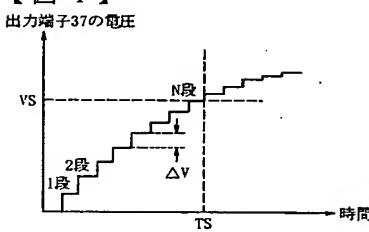
【図 2】



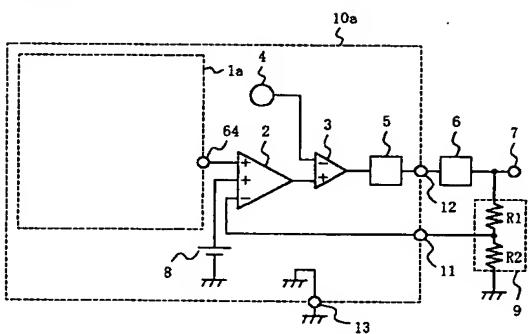
【図 3】



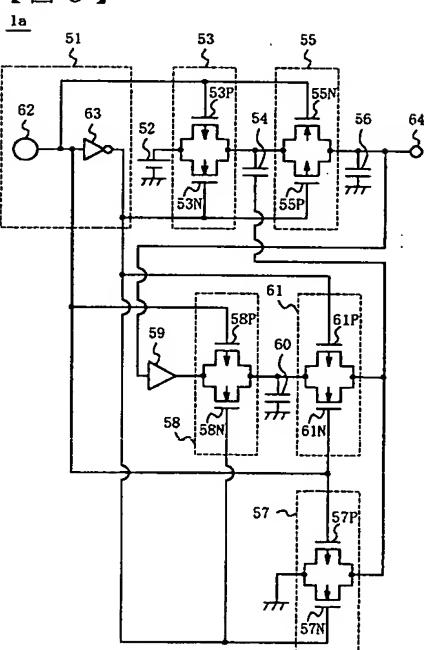
【図 4】



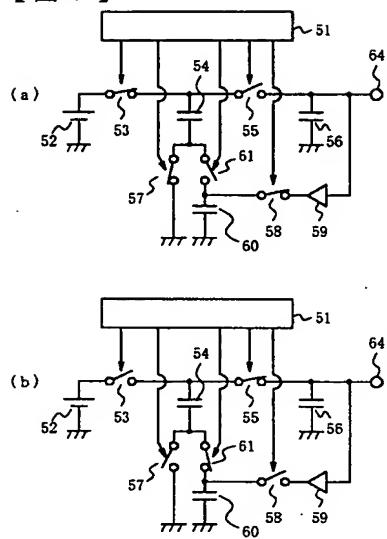
【図 5】



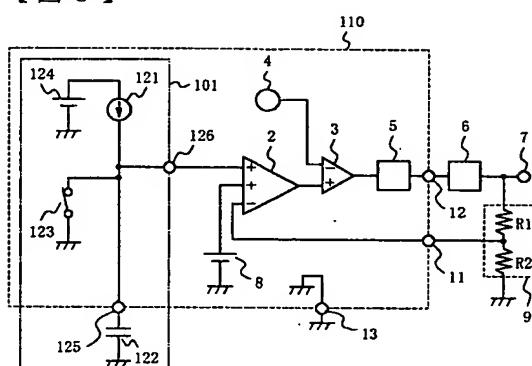
【図 6】



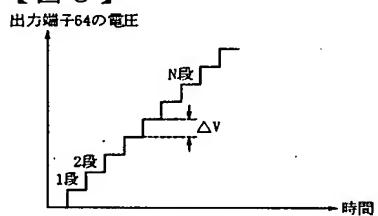
【図 7】



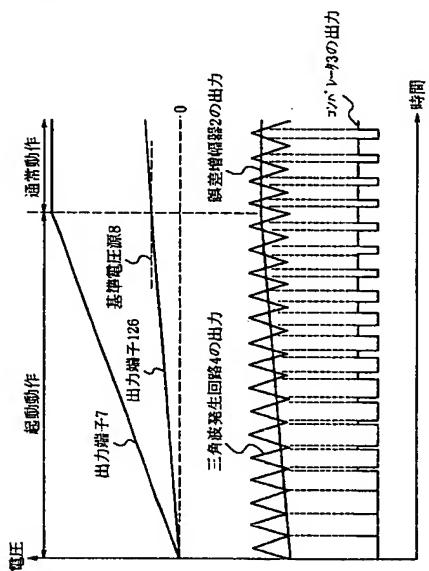
【図 9】



【図 8】



【図 10】



---

フロントページの続き

F ターム(参考) 5H410 EB04 EB09 FF03 FF25 HH02 KK03 LL01  
5H730 AA20 DD34 FD01 FG05 XC14 XX12 XX32